

فصل ۲ ساختارهای بازیابی حامل و تایمینگ در مدولاسیونهای حاملی (کاریری)

تهیه کننده: مهندس محمد مهدی الهامبخش

۲-۱. ساختارهای بازیابی حامل (کاریر) به روش حلقه بسته

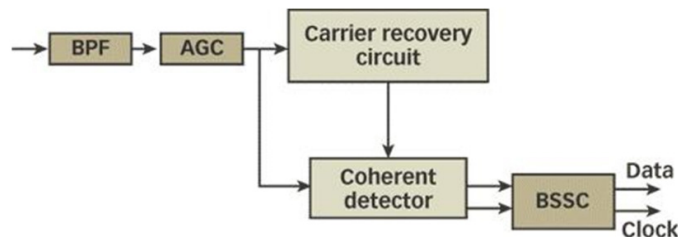
ساختارهای بازیابی حامل حلقه بسته، مدل‌های زمان پیوسته‌اند. در پانزده سال اخیر حلقه‌های بازیابی حامل، کاملاً دیجیتال شده‌اند و از عناصر و نرم‌افزارهای گسسته زمان دیجیتال روی DSP نیز استفاده می‌کنند.

برخی روش‌های بازیابی حلقه بسته فاز عبارتند از:

- Costas loop : Discrete Time Structure Four-Phase Costas Loop
- Squaring Loop
- Digital Tanlock Loop (DTL)

۲-۲. مروری بر روش‌های حلقه بسته بازیابی حامل

برای طراحی مدار بازیابی حامل در دمدولاسیون سیگنال PSK چندین تعارض^۱ و ملاحظات کارایی باید در نظر گرفته شود. برای این منظور چندین راه‌حل وجود دارد اما ما به دنبال روشی هستیم که برای طرح‌های مختلف مدولاسیون PSK با نرخ داده متغیر سازگار باشد و بتواند بدون نیاز به تغییر پیکربندی سیستم، بازیابی حامل را انجام دهد. چنین دمدولاتوری برای ایستگاه‌های زمینی ماهواره که داده را از ماهواره‌های سنجش از دور^۲ با مشخصات مختلف دریافت می‌کنند. ایده‌آل می‌باشد.



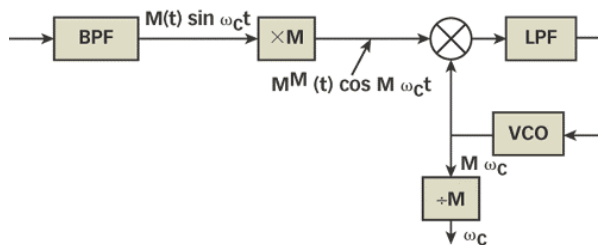
شکل ۲-۱. بلوک دیاگرام ساده دمدولاتور ایستگاه زمینی ماهواره

^۱ trade-off

^۲ Remote-Sensing Satellite

شکل ۱-۲ نشان دهنده یک ساختار ساده برای دمدولاتور PSK است که شامل تقویت کننده کنترل شده ورودی (AGC)، مدار بازیابی همدوس حامل و مدار آشکارساز همدوس است. سیگنالهای IF بعلاوه نویز از فیلتر میان گذر عبور کرده و وارد AGC می شود و سپس به دو شاخه موازی تبدیل شده و به مدار بازیابی حامل و آشکارسازی همدوس داده می رود. مدار بازیابی حامل، سیگنال مرجع همدوس را برای دمدولاسیون و آشکارسازی داده باز تولید می نماید. آشکارساز داده، رشته اطلاعات هم فاز I و تربیعی Q را که پایین گذر هستند، استخراج می نماید و به واحد همزمان کننده بیت و معین کننده سیگنال (BSSC)^۳ می فرستد. واحد BSSC تایمینگ سمبول را برای همزمانی داده و تولید کلاک، بازیابی می کند. در این مورد واحد BSSC رشته اطلاعات سریال و کلاک سیستم را در خروجی فراهم می کند.

بسیاری کاربردها توسط یکی از سه نوع ساختار بازیابی حامل محقق می شوند: ۱- حلقه ضرب (مانند حلقه مربع کننده برای BPSK) ۲- حلقه کاستاس ۳- حلقه بازمدوله کننده. سایر روش های بازیابی حامل، از گسترش یافتن و یا بهینه نمودن این تکنیکها حاصل می شوند. بعنوان مثال حلقه چند برابر کننده (حلقه ضرب) برای MPSK (شکل ۲-۲) از یک ضرب کننده غیرخطی مرتبه M و یک فیلتر میان گذر که در ادامه آن قرار گرفته برای برداشتن مدولاسیون از سیگنال استفاده می کند.



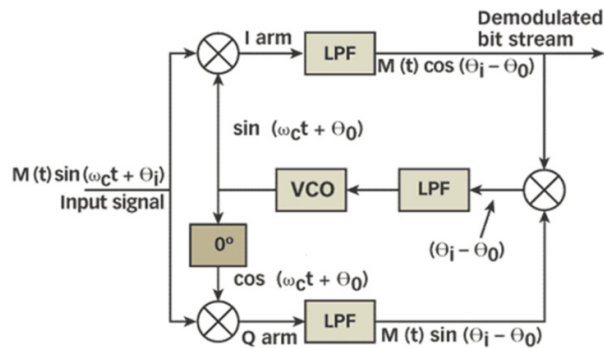
شکل ۲-۲. مدار ضربی مرتبه M

یک PLL معمولی که در فرکانس $M \times f_c$ عمل می نماید، می تواند روی هارمونیک M ام فرکانس حامل f_c در خروجی مدار غیرخطی قفل شود. خروجی نوسانگر کنترل شده با ولتاژ (VCO) به یک تقسیم کننده فرکانس بر M داده می شود تا فرکانس حامل مرجع را تولید نماید.

در حلقه کاستاس برای BPSK (شکل ۲-۳) یک تخمین از فاز حامل انجام می شود، به این صورت که ابتدا سیگنال ورودی بعلاوه نویز در خروجی VCO و همچنین در 90° درجه شیفت فاز پیدا کرده خروجی VCO ضرب می شود و سپس حاصل هریک، از فیلتری پایین گذر عبور کرده و خروجی فیلترها نیز در هم ضرب می شود. حاصل مجدداً فیلتر می شود تا

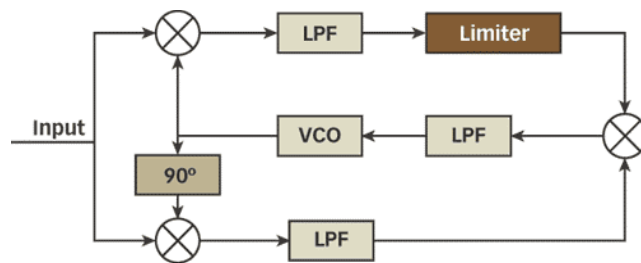
³ Bit Synchronizer and Signal Conditioner

سیگنال ولتاژ کنترل کننده فاز و فرکانس VCO تولید شود. هنگامی که فیلترها روی بازوهای I و Q با مدارات I&D^۴ کنترل شوند، به این حلقه یک حلقه کاستاس با فیلترهای فعال می‌گویند.



شکل ۲-۳. حلقه ساده کاستاس برای سیگنال BPSK

یک تخمینگر فاز بهینه، به یک تانژانت هیپربولیک $[\tanh(k \frac{E_b}{N_0})]$ غیرخطی پس از فیلتر در شاخه I نیاز دارد. تانژانت هیپربولیک برای مقادیر بزرگ با پلاریته یا همان تابع علامت $sign(x)$ معادل است و می‌توان با یک محدود کننده سخت آن را پیاده‌سازی کرد. یک حلقه بهینه با تخمین زدن این تانژانت هیپربولیک غیرخطی بدست می‌آید. این نوع حلقه، به حلقه قطبی یا حلقه محدود شده معروف است (شکل ۲-۴). وجود یک محدود کننده در بازوی I، منجر به معرفی یک ضریب حذف سیگنال می‌شود که می‌تواند عملکرد ردگیری را بهتر و یا بدتر کند. همچنین محدود کننده این امکان را فراهم می‌کند که سومین ضرب کننده آنالوگ، که سیگنال خطای حلقه را تولید می‌کند، با یک قطعه برشگر^۵ که افت DC یا ناپایداری انحراف DC کمتری دارد، جایگزین کرد.



شکل ۲-۴. ساختار یک حلقه قطبی یا حلقه محدود شده

^۴ Integrated and dump
^۵ chopper-type device

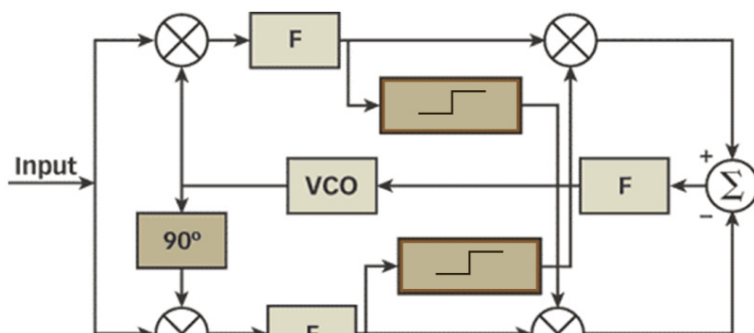
در یک حلقه کاستاس با محدود کننده، فیلتر شاخه^۶ تربیعی Q برای بهتر شدن مشخصه رهگیری^۶ حذف می‌شود. یک حلقه کاستاس اصلاح شده، فرکانسی ترمیمی متناسب با فرکانس خطای موجود در خروجی ضرب کننده سوم تولید می‌کند. در طی مرحله رهگیری، حلقه همانند مدار کنترل خودکار فرکانس (AFC) با پهنای باندی معادل مجذور پهنای باند حلقه کاستاس عمل می‌کند. این اصلاح، امکان رهگیری فرکانس آفست بیشتر از پهنای باند حلقه را فراهم می‌کند. مرحله کشش^۷ از فرکانس خطای اولیه‌ای که با فرکانس قطع فیلتر پایین‌گذر در شاخه I مشابه است آغاز می‌شود. متأسفانه یک تعارض، کارایی حلقه را در رهگیری کاهش می‌دهد.

در حلقه کاستاس با محدود کننده، عملکرد قفل شدن اشتباهی بطور قابل ملاحظه‌ای افزایش می‌یابد. در عوض محدوده رهگیری آن گسترده‌تر می‌شود. پدیده قفل اشتباه که در حلقه کاستاس هنگام بدست آوردن حامل بوجود می‌آید به علت اعوجاج ناشی از محدود بودن پهنای باند فیلترهای شاخه I و Q می‌باشد. در اصل پالس‌های داده دریافتی در کانالهای I و Q مربعی شکل واقعی نیستند و هنگامی که ترکیب می‌شوند چنانچه آفست میان سیگنال دریافتی و VCO مضربی از یک و نیم برابر نرخ داده باشد، همان جمله کنترلی DC تولید می‌شود.

حالت قفل اشتباه مربوطه به شرایطی است که به موجب آن، در مشخصه خطای حلقه بعنوان تابعی از فاز (که معروف به منحنی S حلقه است) یک نقطه نول (صفر) در زمانی که VCO محل گیرنده با سیگنال نویزی دریافتی آفست فرکانسی دارد، وجود داشته باشد. یک ساختار اصلاح شده دیگر از حلقه کاستاس به اینصورت است که مجموع مربعات کانالهای I و Q نیز در تولید سیگنال خطای حلقه مشارکت دارند و این امر می‌تواند مانع عملکرد پایدار در نقطه قفل اشتباه شود.

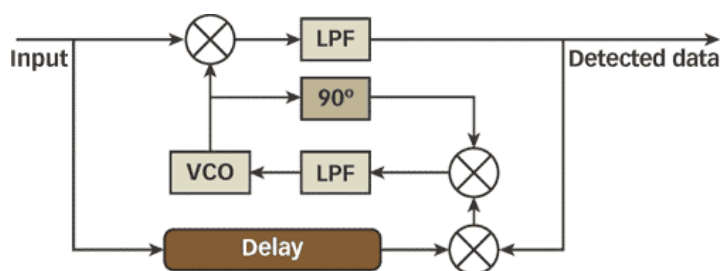
یک حلقه کاستاس تربیعی معمولی در استخراج حامل برای سیگنالهای QPSK استفاده می‌شود. عمومی‌ترین روش، حلقه کاستاس اصلاح شده با بازوهای متقاطع (شکل ۲-۵) است. علامت خروجی هر شاخه که پس از فیلترهای بازوی محدودکننده حاصل می‌شود در سیگنال شاخه دیگری ضرب می‌شود. محدودکننده‌ها، بیت‌های تربیعی QPSK را دم‌دوله می‌کنند و ضرب متقاطع و انجام عملیات تفریق، جمله خطا را برای تولید سیگنال خطا و فاز کنترلی VCO، با بسته شدن حلقه، تولید می‌کند.

⁶ Acquisition
⁷ Pull-in



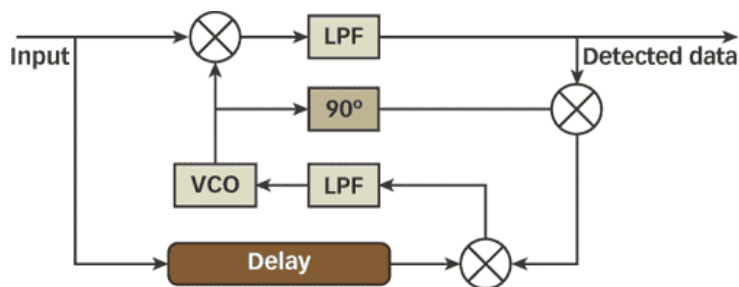
شکل ۲-۵. حلقه کاستاس اصلاح شده با بازوهای متقاطع برای بازیابی حامل در QPSK

بازمدوله کردن یکی دیگر از روشهای متداول در بازیابی حامل است (۰). سیگنال دریافتی، دمدوله شده و شکل موج پیام دریافت می شود. این شکل موج باند پایه، برای بازمدوله کردن سیگنال ورودی بکار گرفته می شود؛ چنانچه شکل موجها مربعی و تایمینگ مرتب باشد، روند بازمدوله کردن، مدولاسیون را بطور کامل از روی سیگنال برمی دارد. در خروجی مدولاتور بالانس، یک مؤلفه خالص حامل ورودی وجود دارد که PLL آن را دنبال می کند. بازمدوله کننده به لحاظ آماری معادل حلقه قطبی یعنی حلقه کاستاس با محدودکننده است. اما بازمدوله کننده برای فرکانسهای پایین پیاده سازی می شود (پایین IF) و نمی توان برای نرخهای داده چندانکه از آن استفاده کرد؛ چراکه بعلت تاخیرهای زمانی، محقق شدن همزمانی در یک باند وسیع، غیرممکن می شود.



ساختار روش بازمدوله کردن در دمدولاسیون و بازیابی حامل

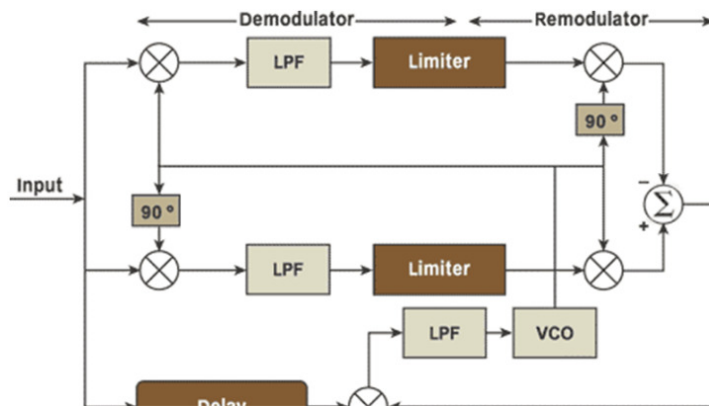
نوع دیگری از حلقه های بازمدوله کننده به این صورت است که پیام آشکار شده را مجدداً توسط VCO مدوله می کند، بنابراین هر دو ورودی به آشکارساز فاز، بطور یکسان مدوله می شوند (شکل ۲-۶). مؤلفه DC که از ضرب چنین شکل موج-هایی حاصل می شود با هنگامی که ورودی ها مدولاسیون ندارند دامنه یکسان دارد.



شکل ۲-۶. ساختاری از بازمدوله کننده که هر دو ورودی آشکارساز فاز بطور یکسان مدوله شده‌اند

این نوع تکنیک بازمدوله کردن را همچنین می‌توان برای بازیابی حامل در QPSK و استخراج داده بکار برد (شکل ۲-۷). گرچه به لحاظ آماری این روش بازمدوله کردن با حلقه کاستاس مشابه است، اما نشان داده می‌شود که حلقه بازمدوله کننده QPSK در مقایسه با یک حلقه کاستاس متداول، به لحاظ زمان مورد نیاز جهت رهگیری، اندکی سریعتر می‌باشد.

برای بازیابی حامل از سیگنالهای QPSK نامتعادل (UQPSK) نیز از همان روش‌های متداول که در بالا اشاره شد استفاده می‌شود؛ لیکن عملکرد رهگیری در حضور نویز و تداخل باید بطور متفاوتی تجزیه و تحلیل شود. هنگامی که تمام توان در یکی از مسیرهای تربیعی متمرکز شود (PSK حامل محذوف استاندارد)، یک حلقه مجذور برای ردگیری سیگنال مناسب خواهد بود. از طرف دیگر، چنانچه توان اختصاص داده شده به مسیرهای تربیعی برابر باشند، دیگر حلقه مجذور نمی‌تواند سیگنال را رهگیری کند، و حلقه مرتبه چهار (یا بالاتر) باید بکار گرفته شود. مرجع ۷ برای زمانهایی که تسهیم توان میان مسیرهای تربیعی مقادیر مختلفی است ساختارهای حلقه ردگیری مناسب را پیشنهاد می‌کند. وقتی سیگنال بسیار بزرگتر از نویز حرارتی باشد، (که معمولاً در سیستم‌های با نرخ داده بالا اینچنین است) یک حلقه مجذور (یا معادل آن یک حلقه کاستاس) باید مورد استفاده قرار گیرد.

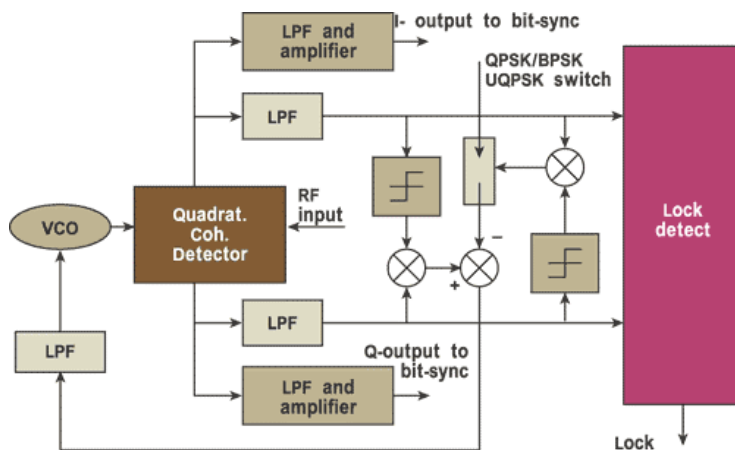


شکل ۲-۷. بازیابی حامل QPSK و استخراج داده در طرح بازمدوله کننده اصلاح شده

تکنیک‌های گوناگونی را برای بازیابی حامل از سیگنال‌های BPSK, QPSK, UQPSK با اختصاص ساختار حلقه مناسب می‌توان بکارگرفت. اما همه این ساختارها را نمی‌توان برای دریافت چندین نرخ داده، بدون نیاز به تغییر پارامترها یا ساختار حلقه، مورد استفاده قرار داد. بعنوان مثال؛ حلقه بازمدوله کننده تنها می‌تواند یک نرخ داده را دریافت کند؛ که بستگی به تنظیم زمان میان سیگنال مدوله شده دریافتی و سیگنال باند پایه مدوله شده، قبل از انجام ضرب این دو سیگنال، برای حذف مدولاسیون دارد. این تنظیم زمانی که بوسیله خط تاخیر ایجاد می‌شود، برای نرخ داده متفاوت باید بطور مناسب تغییر کند، بنابراین یک حلقه بازمدوله کننده برای ایستگاه زمینی با چند ماموریت و چند نرخ داده، مناسب نمی‌باشد. براساس این نیاز ایستگاه زمینی ماهواره، روش‌های زیر جهت محقق کردن بازیابی حامل، در یک دمدمولاتور با چند ماموریت پیشنهاد می‌شود: ۱- یک حلقه کاستاس مرتبه چهار که می‌تواند به مرتبه دو نیز تبدیل شود؛ ۲- یک حلقه ضربی که قابلیت سوئیچ میان ضربی مرتبه چهار و تابع مجذور را دارد؛ ۳- یک حلقه بازیابی حامل با PLL بلند.

شکل ۲-۸ ساختار یک حلقه کاستاس را نشان می‌دهد، که در آن سیگنال مدوله شده ورودی (از تقویت کننده AGC) به دو شاخه تقسیم شده و با سیگنال تربیعی محلی (که از VCO تولید می‌شود) ضرب می‌شود تا سیگنال‌های باند پایه مورد نظر I و Q را تولید نماید. این سیگنال‌ها توسط تقویت کننده‌های کوپل DC باند وسیع، تقویت شده و به همزمان کننده بیت جهت پردازش‌های بعدی می‌روند. نمونه‌های مترادف در دو رشته داده I و Q نیز تقویت و بوسیله فیلترهای بازوی کاستاس فیلتر می‌شوند. خروجی فیلتر بازوی کاستاس، به آشکارساز فاز کاستاس رفته تا تخمین خطای فاز حلقه قطبی را تولید کند. حلقه دو حالت عملکردی دارد: یکی بعنوان حامل مرجع برای BPSK (یا UQPSK) و دیگری برای بازسازی حامل در QPSK. هنگامی که حالت BPSK انتخاب شود، حلقه مشخصه غیرخطی مرتبه دو پیدا می‌کند. وقتی حالت QPSK

انتخاب می‌شود، مشخصه غیرخطی مرتبه چهار خواهد بود. خروجی تخمین خطای فاز، به انتگرال گیر یک PLL داده شده و خروجی آن، VCO را راه می‌اندازد. خروجی VCO نیز توسط یک مدار ترکیبی تربیعی سیگنال‌های محلی مورد نیاز را برای میکسرهای I و Q تامین می‌نماید.

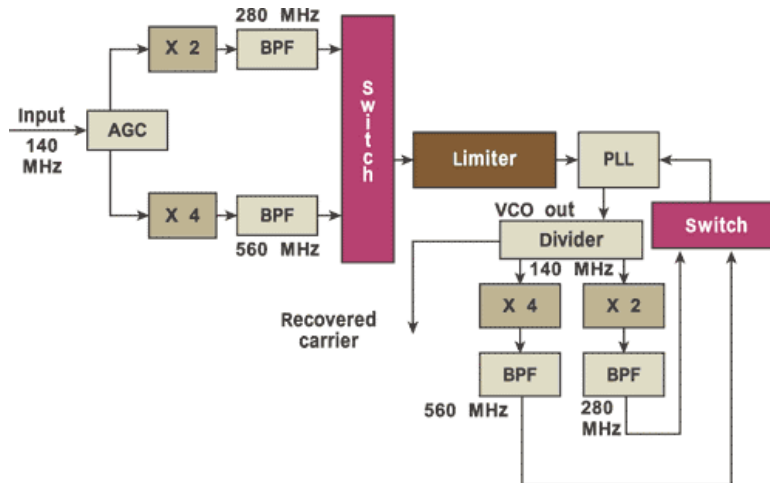


شکل ۲-۸. حلقه کاستاس انعطاف پذیر با قابلیت بازیابی حامل در QPSK/UQPSK/BPSK

شکل ۲-۹ یک حلقه ضربی که امکان سوئیچ میان دو حالت مرتبه دو، برای بازیابی حامل در UQPSK/BPSK و مرتبه چهار، برای بازیابی حامل QPSK را دارد، نشان می‌دهد. فیلترهای پایین‌گذر در بازوها در شکل ۲-۸ با فیلترهای میان‌گذر با فرکانس مرکزی، برابر با فرکانس حامل جایگزین شده است. در سوئیچ میان دو حالت مرتبه دو و مرتبه چهار، پهنای باند فیلترها و اینکه خروجی VCO باید ضرب در ۲ یا ۴ شود تغییر می‌کند.

روش‌های بازیابی حامل توسط حلقه کاستاس و حلقه ضربی برای آنکه بتوانند در نرخ بیت‌های متعدد که لازمه ایستگاه‌های زمینی ماهواره سنجش از دور است کار کنند، با مشکلاتی مواجه‌اند. پیش فیلترهای باند وسیع برای سیگنال‌های مدوله شده با نرخ داده بالا مورد نیاز است، حال آنکه وقتی سیگنال مدوله شده با نرخ کمتر دریافت شود، این نویز اضافی عبوری از فیلتر باعث کاهش نسبت سیگنال به نویز خروجی سیستم می‌شود. در مقابل، آستانه رهگیری در حلقه بازیابی حامل، برای سیگنال‌های مدوله شده با نرخ داده کمتر، افزایش می‌یابد. از یک فیلتر میان‌گذر باند باریک در ورودی PLL برای بالا بردن نسبت سیگنال به نویز می‌توان استفاده کرد. پهنای باند سیگنال ورودی PLL را باید با توجه به ماکزیمم شیفت داپلر سیگنال دریافتی تعیین کرد. برای ماهواره‌های با مدار دایره شکل در ارتفاع پایین، این شیفت داپلر

حداکثر $\pm 400\text{ KHz}$ می‌باشد. بنابراین پاسخ فیلتر میان‌گذر باید حداقل در محدوده $\pm 2\text{ MHz}$ تخت باشد. از این رو بازیابی حامل در ساختارهای طرح شده در فوق، برای سیستم دریافت سیگنال با نرخ بیت مختلف، با محدودیت‌های گوناگون و عدم اطمینان در تخمین دقیق مواجه است. در ادامه جزئیات بیشتری از روش‌های بیان شده در فوق را بیان کرده و به چگونگی پیاده‌سازی گسسته زمان این روش‌ها می‌پردازیم.



شکل ۲-۹. حلقه ضربی با امکان سوئیچ میان مرتبه دو و مرتبه چهار

۳-۲. حلقه کاستاس

این روش اکنون پرکاربردترین روش در بین روش‌های حلقه بسته است. ساختار سنتی حلقه کاستاس (Costas Loop) را در شکل ۲-۱۰ در نظر بگیرید که در آن $s(t) = \sqrt{2p}d(t) \cos(2\pi f_c t + \theta)$ و $d(t) \in \{-1, +1\}$ سیگنال ارسالی باینری را در زمان t نشان می‌دهد. بازوی Q به تنهایی، یک سیگنال کنترلی شبه PLL را ارائه می‌کند. پس از فیلتر پایین-گذر داریم:

$$q(t) = \sqrt{\frac{P}{2}}d(t) \sin(\theta - \hat{\theta}) \quad (۸-۱)$$

که θ فاز حامل در SOI^۸ و $\hat{\theta}$ تخمین فاز خروجی از حلقه است. سیگنال کنترلی بازوی I برابر است با

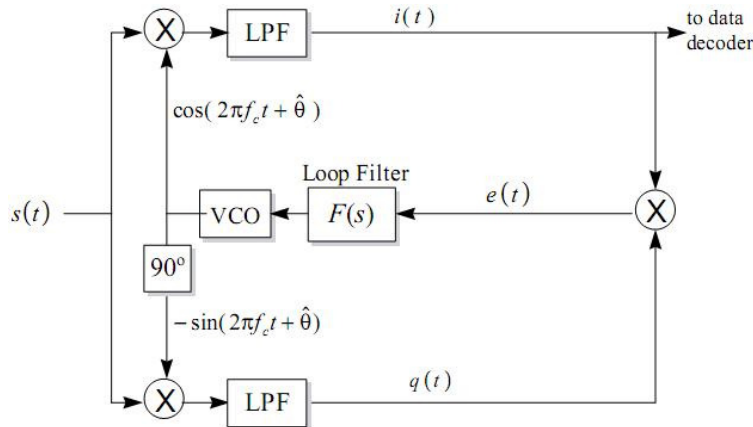
$$i(t) = \sqrt{\frac{P}{2}}d(t) \cos(\theta - \hat{\theta}) \quad (۹-۱)$$

^۸ Signal Of Interest

توجه کنید که اگر بازسازی داده مورد نظر باشد، فیلترهای بازوها معمولاً با فرکانس قطع حول و حوش نرخ باود (baud rate) طراحی می شود. با ضرب رابطه (۱۱-۲) در (۱۲-۲) سیگنال کنترل خطا برابرست با:

$$e(t) = \frac{P}{2} d^2(t) \sin(\theta - \hat{\theta}) \cos(\theta - \hat{\theta}) = \frac{P}{4} \sin(2\phi) \quad (10-1)$$

که $\phi = \theta - \hat{\theta}$ اختلاف فاز بین مرجع و حامل ورودی را نشان می دهد و $d^2(t) = 1$. بنابراین از طریق مربع کردن سیگنال دریافتی، مدولاسیون حذف گردید و یک سیگنال خطای شبه PLL یعنی همان $e(t)$ بدست آمد.



شکل ۲-۱۰. ساختار اصلی حلقه کاستاس آنالوگ

اگر $e(t)$ کوچک باشد در نتیجه: $\sin(2\phi) \approx 2\phi$ و در حالتی که $2\phi \ll 1$ در نتیجه $\cos(2\phi) \approx 1$ و در نتیجه $i(t)$ متناسب با سیگنال اطلاعات $d(t)$ است (به همراه نویز). لذا برای تصمیم گیری در گیرنده استفاده می شود.

۲-۴. حلقه مربعی

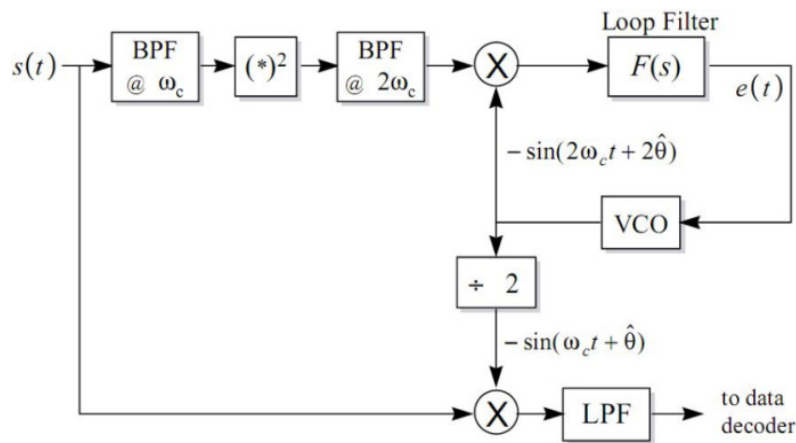
روش حلقه مربعی (Squaring Loop) عملکردی شبیه به عملکرد حلقه کاستاس دارد. ساختار آن در شکل ۲-۱۱ نشان داده شده است. پس از فیلتر میان گذر، برای محافظت در برابر نویز، یک عملیات مستقیم مربعی بر روی $s(t) = \sqrt{2P} d(t) \cos(2\pi f_c t + \theta)$ انجام می شود. بنابراین داریم:

$$Pd^2(t) \sin(2\omega_c t + 2\theta) \quad (11-1)$$

چون $d^2(t) = 1$ است، یک خط طیفی گسسته، که امکان فیلتر شدن توسط فیلتر میان گذر با پهنای باند بیشتر از

$2\omega_c$ را دارد، ایجاد می‌شود. خروجی فیلتر سپس به یک PLL تنظیم شده در $2\omega_c$ اعمال می‌شود و تخمین فاز $2\hat{\theta}$ را نتیجه می‌دهد. سپس مرجع محلی تقسیم می‌شود تا $-\sin(\omega_c t + \hat{\theta})$ ایجاد شده و $s(t)$ به باند پایه کاهش فرکانس می‌یابد. توجه کنید که عمل ضرب و تقسیم نیز همانند گرفتن ریشه دوم یک کمیت مربع شده، منجر به ابهام فاز 180° درجه می‌گردد. این ناشی از ضعف اساسی در آشکارسازی سیگنال مدوله شده بر روی فاز با مرجع تولید شده محلی⁹ است نه ضعف حلقه‌های کاستاس یا مربعی. اگر هدف، آشکارسازی هم‌دوس کامل باشد، به کمک روش‌هایی مثل دنباله آموزشی می‌توان این ابهام فاز را برطرف نمود. روش دیگر استفاده از داده کد شده تفاضلی می‌باشد.

می‌توان ساختار حلقه مربعی را به مدولاسیون‌های از مرتبه بالاتر نیز تعمیم داد. برای مجموعه سیگنال‌های M-ary PSK بجای مربع کننده، یک ابزار با قاعده مرتبه M قرار می‌گیرد و تقسیم کننده بر 2 نیز با یک مدار تقسیم کننده بر M جایگزین می‌شود. در این حالت نیز ابهام فاز $360/M$ وجود دارد.



شکل ۲-۱۱. ساختار کلی حلقه مربعی

▪ عملکرد نویز

انتظار می‌رود که عملکرد نویز برای حلقه‌های کاستاس و مجذور، یکسان باشد. این پیش‌بینی بجز یک اتلاف مربعی^{۱۰} اضافی، درست است. می‌توان نشان داد که واریانس حالت دائمی تخمین فاز $2\hat{\theta}$ ناشی از نویز سفید جمع شونده برابر است با:

⁹ locally generated reference
¹⁰ squaring loss

$$\begin{aligned} \overline{(2\hat{\theta}_n)^2} &= 4 \left(\frac{N_o B_L}{P} \right) \left(1 + \frac{N_o B_i}{2P} \right) \quad [\text{rad}^2] \\ &= 4 \left(\frac{B_L}{SNR_i B_i} \right) \left(1 + \frac{1}{2SNR_i} \right) \quad [\text{rad}^2] \end{aligned} \quad (12-1)$$

که B_L پهنای باند نویز حلقه و B_i پهنای باند معادل ورودی و SNR_i نسبت توان سیگنال ورودی به نویز می‌باشد. اتلاف مربعی از این واقعیت نشأت می‌گیرد که برخلاف PLL در اینجا عمل مربع کردن روی نویز انجام می‌شود که نتایج اینترمدولاسیون با واریانس غیر صفر تولید می‌کند.

اتلاف مربعی در واقع حالت خاصی از اتلاف اینترمدولاسیون در حلقه‌های بازبایی توان M ام می‌باشد. می‌توان نتیجه زیر را برای یک همزمان ساز M فاز کلی بصورت زیر بدست آورد:

$$\overline{(M \hat{\theta}_n)^2} = M^2 \left(\frac{N_o B_L}{P} \right) L_n(SNR_i) \quad [\text{rad}^2] \quad (13-1)$$

که $L_n(SNR_i)$ یک اتلاف تعریف شده بصورت تابعی از SNR ورودی می‌باشد. جدول ۱-۲ این اتلاف را برای چند منظومه PSK نشان می‌دهد. توجه کنید که به ازای SNR ورودی بالا، تمام این اتلاف‌ها ناچیز اند. در SNR پایین، اتلاف-ها قابل توجه بوده و برای داشتن SNR کافی در حلقه، اعمال محدودیت شدید بر روی پهنای باند حلقه کاستاس مورد نیاز خواهد بود.

جدول ۱-۲. اتلاف اینترمدولاسیون در همزمان ساز توان M ام

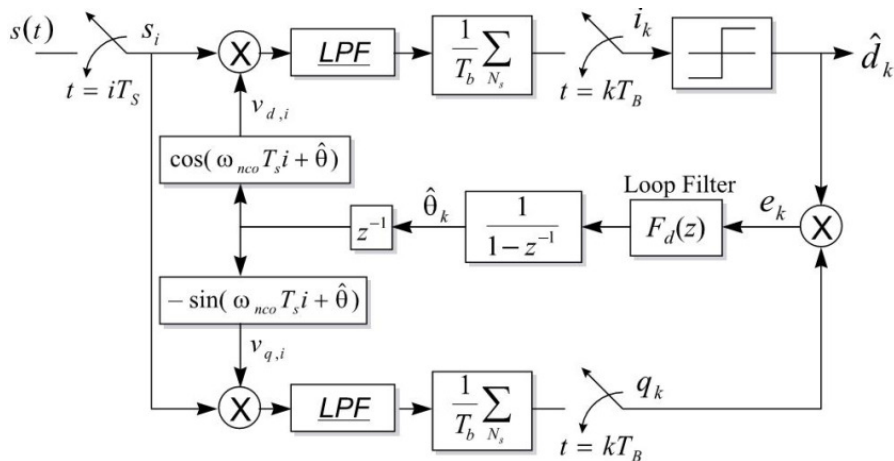
M	Loss, $L_n(SNR_i)$
1	1
2	$1 + \frac{1}{2SNR_i}$
3	$1 + \frac{2}{SNR_i} + \frac{2}{3SNR_i^2}$
4	$1 + \frac{9}{SNR_i} + \frac{6}{SNR_i^2} + \frac{3}{2SNR_i^3}$

▪ پیاده‌سازی گسسته زمان حلقه کاستاس

در این ساختار همانطور که در شکل ۱۲-۲ نشان داده شده است، برای بهبود SNR در حلقه بازبایی، از فیلترهای I&D

^{۱۱} استفاده می‌شود. این فیلترها می‌توانند به آسانی و بر اساس کاربردشان به شکل پالس خاصی منطبق شوند. یادآوری می‌کنیم که سینوس و کسینوس اختلاف فاز را می‌توان روی دوره تناوب باود در بازوهای تربیعی گیرنده دیجیتال، متوسط‌گیری کرد. این کار، اطلاعات کافی در مورد $\sin(2\phi)$ برای حلقه کاستاس فراهم می‌کند.

اگرچه در این روش نرخ نمونه‌برداری بجای نرخ F_s نرخ باود $R_b = \frac{1}{T_b}$ خواهد بود، اما در عوض باعث می‌شود حامل همچنان رهگیری شود. توجه کنید که بر حسب زمان مطلق، عمل رهگیری حلقه کاستاس کندتر از نرخ نمونه‌برداری F_s است. در حالت کلی بر حسب تعداد نمونه‌ها، با پیاده‌سازی نرخ بیت، رهگیری سریعتر انجام می‌شود. بکارگیری روش نرخ باود کاهش قابل توجهی در هزینه مورد نیاز فرایند دارد.



شکل ۲-۱۲. نمودار بلوکی دمدولاتور کاستاس با ساختار گسسته زمان

می‌توان در مورد شکل‌دهی پالس یا همسان‌ساز باند پایه، به جای مدار I&D از یک فیلتر منطبق استفاده کرد. ساختار شکل ۲-۱۲ بینش کاملی راجع به نحوه عمل کاهش فرکانس نرم‌افزارگرا به ما می‌دهد. سیگنال ورودی $s(t)$ نمونه‌برداری شده و $\{s_i\}$ تولید می‌شود. مقادیر بدست آمده در نرخ نمونه‌برداری اصلی را با اندیس i و مقادیر نمونه‌برداری شده با نرخ باود را با اندیس k نمایش می‌دهیم. سپس با ضرب در کسینوس و منفی سینوس، عمل کاهش فرکانس را در محیط دیجیتال اعمال می‌کنیم. فیلترهای بازو می‌توانند FIR یا IIR باشند که فیلترهای دیجیتال با فرکانس‌های گوشه تنظیم شده روی نرخ باود می‌باشد. این فیلترهای I&D، SNR حلقه بازیابی حامل را با متوسط‌گیری از نویز ورودی بهبود می‌بخشد.

معمولاً تنظیم زمان سمبول یا کد از طریق روش bootstrapping به پروسه بازیابی حامل منتقل می‌شود، یعنی

^{۱۱} Integrated and Dump

بازیابی حامل با اطمینان از تنظیم زمان بیت انجام می‌شود و برعکس.

در عمل، یک محدودکننده سخت^{۱۲} روی بازوی I به دمدولاتور اعمال می‌شود؛ که اساساً چگونگی حذف مدولاسیون از SOI را توسط حلقه کاستاس تغییر داده و به یک ساختار تصمیم فیدبکی تبدیل می‌سازد. این غیرخطی بودن به پیچیدگی رفتار گذرای حلقه اضافه می‌کند اما در حالت ماندگار که انتظار می‌رود خطای فاز کوچک باشد، تاثیر این کار به خوبی مشاهده می‌شود. در حالت گسسته‌زمان سیگنال بازوی Q بصورت زیر است:

$$q_k = \sqrt{\frac{P}{2}} d_k \sin(\phi_k) \quad (14-1)$$

که $\phi_k = \theta_k - \hat{\theta}_k$ برابر با خطای فاز در زمان $t = kT$ است. در بازوی I خروجی نمونه‌برداری شده بصورت زیر است:

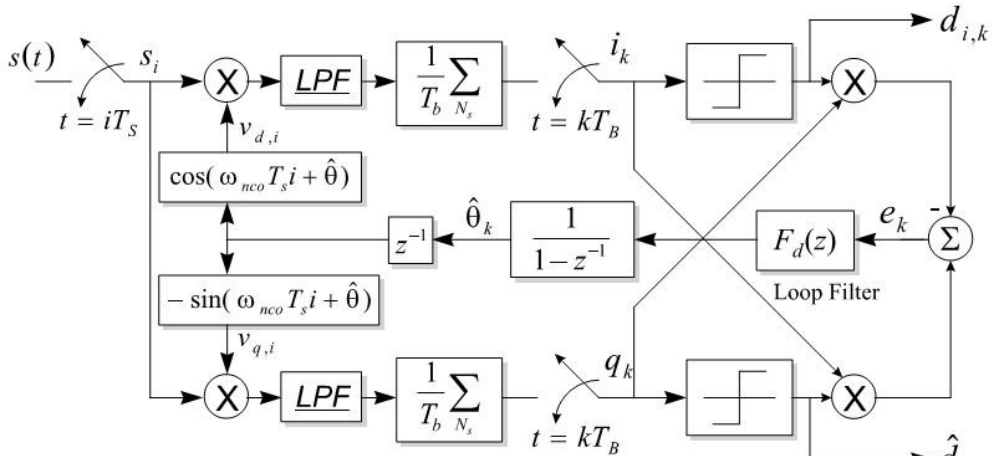
$$i_k = \sqrt{\frac{P}{2}} d_k \cos(\phi_k) \quad (15-1)$$

اگر ϕ_k کوچک باشد، آنگاه $i_k \propto d_k$. بنابراین محدودکننده سخت، تخمین \hat{d}_k را برای سمبول ارسالی تولید می‌کند. صرف‌نظر از خطای بیت، داریم $e_k = \text{sgn}(i_k) q_k = \sqrt{\frac{P}{2}} \sin(\phi_k)$. توجه کنید که در این حالت خاص، عبارت خطای حلقه کاستاس، e_k ، با ϕ متناسب است نه با 2ϕ . مدل حلقه کاستاس پس از عمل ضرب کردن، دقیقاً مانند PLL گسسته‌زمان کار می‌کند. فیلتر دیجیتال حلقه نیز بسته به مرتبه مورد نیاز سیستم، انتخاب می‌شود. می‌توان NCO را با یک انباره^{۱۳} با بهره $k_c = 1$ مدل‌سازی نمود؛ که به نوبه خود تخمینی از فاز حامل را، که طی پریود باود ثابت می‌ماند، تولید می‌کند. نوسانگر تولیدکننده سینوس و کسینوس نیز با نرخ نمونه‌برداری کار می‌کند.

▪ پیاده‌سازی حلقه کاستاس تربیعی

مانند حلقه مجذور، می‌توان حلقه کاستاس را نیز برای مدولاسیون‌های بالاتر گسترش داد. حلقه کاستاس تربیعی مناسب برای آشکارسازی سیگنال‌های QPSK در شکل ۲-۱۳ نشان داده شده است.

¹² Hard Limiting
¹³ Accumulator



شکل ۲-۱۳. نمودار بلوکی دمدولاتور کاستاس گسسته زمان چهارفاز

برای سادگی، سیگنال QPSK را بصورت زیر می‌نویسیم:

$$s(t) = \sqrt{2P} x(t) \cos(\omega_c t + \theta) - \sqrt{2P} y(t) \sin(\omega_c t + \theta) \quad (۱۶-۱)$$

که در آن $x(t)$ و $y(t)$ برابر با $\{\pm 1\}$ بوده و بیت‌های همفاز و تربیعی در لحظه t می‌باشند. با نمونه‌برداری در لحظه k و ضرب دیجیتالی در مرجع، $K_o \cos(\omega_c K T_s + \hat{\theta})$ و $-K_o \sin(\omega_c K T_s + \hat{\theta})$ نمونه‌های تربیعی تولید می‌شود، پس از فیلتر ایده‌آل داریم:

$$i_k = \sqrt{\frac{P}{2}} K_o x_k \cos(\theta - \hat{\theta}) - \sqrt{\frac{P}{2}} K_o y_k \sin(\theta - \hat{\theta}) \quad (۱۷-۱)$$

$$q_k = \sqrt{\frac{P}{2}} K_o x_k \sin(\theta - \hat{\theta}) + \sqrt{\frac{P}{2}} K_o y_k \cos(\theta - \hat{\theta}) \quad (۱۸-۱)$$

به ازای خطای فاز کوچک، داریم $\hat{\theta} \approx \theta$ ، پس خروجی محدودکننده سخت بصورت $\text{sgn}\{i_k\} = \hat{x}_k$ و

$\text{sgn}\{q_k\} = \hat{y}_k$ در نظر گرفته می‌شود. برای SNR های بالا فرض کنید که تصمیم‌گیری روی x_k و y_k صحیح باشد،

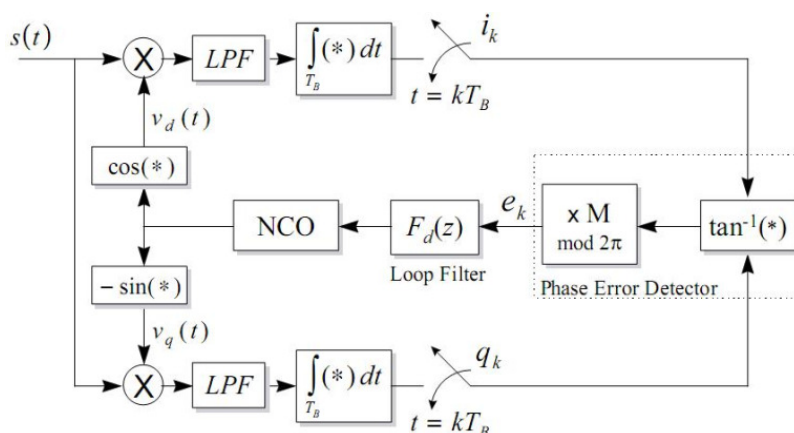
یعنی $\hat{x}_k = x_k$ و $\hat{y}_k = y_k$ بنابراین خطای فیدبک عبارت است از:

$$\begin{aligned}
 e_k &= i_k \operatorname{sgn}\{q_k\} - q_k \operatorname{sgn}\{i_k\} \\
 &= \sqrt{\frac{p}{2}} K_o x_k y_k \cos(\theta - \hat{\theta}) + \sqrt{\frac{p}{2}} K_o x_k^2 \sin(\theta - \hat{\theta}) \\
 &\quad - \sqrt{\frac{p}{2}} K_o x_k y_k \cos(\theta - \hat{\theta}) + \sqrt{\frac{p}{2}} K_o y_k^2 \sin(\theta - \hat{\theta}) \\
 &= \sqrt{2P} K_o \sin(\theta - \hat{\theta})
 \end{aligned}
 \tag{۱۹-۱}$$

که سیگنال کنترل شبه PLL بوده و برای ردگیری حامل ورودی مناسب است.

▪ حلقه دیجیتالی قفل تانزان^{۱۴}

ساختار ارزشمند بازیابی حامل به روش حلقه دیجیتالی قفل تانزان (DTL) در شکل ۲-۱۴ نشان داده شده است که با ظهور مدارهای منطقی دیجیتال سرعت بالا، استفاده از آنها عملی گردیده است. همانطور که از نام این روش پیداست با استفاده از یک عملیات ساده آرکتانزان، خطای فاز را بدست می‌آورد. بنابراین به هیچ تقریبی مثل $\sin(\theta) \approx \theta$ نیازی ندارد. به استثنای نویز و تداخل، تخمین فاز در طول عملیات رهگیری همانند حالت ماندگار صحیح می‌باشد.



شکل ۲-۱۴. نمودار بلوکی حلقه دیجیتالی tanlock(DTL)

برای این روش مزیت‌هایی نسبت به روش‌های حلقه بسته سنتی بازیابی حامل بیان شده است. از آنجا که در این روش از یک عملیات ساده آرکتانزان استفاده می‌شود، DTL به تغییرات دامنه حساس نبوده و بنابراین به AGC نیازی

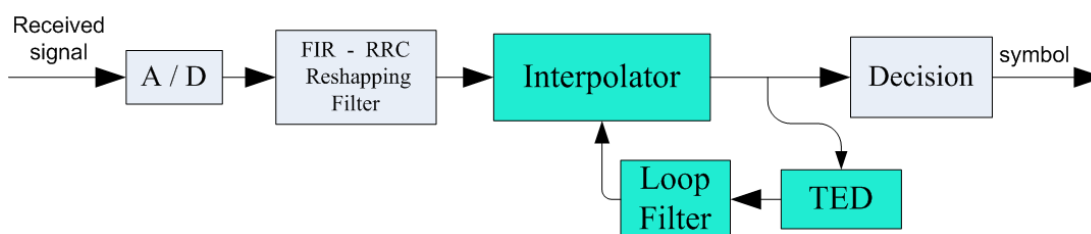
^{۱۴} Digital Tanlock Loop (DTL)

ندارد و می‌تواند به عنوان یک دمدولاتور برای سیگنالینگ QAM بکار رود. توجه کنید که ضرب کردن در M که M تعداد ابعاد بکار رفته در مجموعه سیگنال است، همانند اکثر روش‌های سنتی منجر به ابهام فاز M تایی می‌شود.

ساختارهای حلقه بسته سنتی بازبازی حامل مثل حلقه‌های مجذور و کاستاس با مدل‌های سیستم پیوسته زمان تشکیل شده‌اند و طی مدت زیادی با مدارات کاملاً آنالوگ به کار گرفته شده‌اند. در ۳۰ سال گذشته با پیشرفت تکنولوژی، امکان بهره‌گیری از عناصر دیجیتال در این حلقه‌ها عملی‌تر شده است. طی ۱۵ سال اخیر، استفاده از حلقه‌های بازبازی حامل با اجزاء کاملاً دیجیتال میسر گردیده است. نمونه آن ساختار DTL می‌باشد. می‌توان سیگنال را با استفاده از عناصر نرم-افزارهای گسسته زمان دیجیتال بر روی DSP دمدوله کرد که به مبحث تخمین پارامتر حلقه باز بمنظور بازبازی حامل منتهی می‌شود.

فصل ۳: الگوریتم‌های تخمین تایمینگ

در همزمان کننده‌های رهگیر خطا قلب مداری که برای بدست آوردن همزمانی کار میکند، تخمین‌گر خطای تایمینگ می‌باشد که توسط بلوک TED^{۱۵} نمایش داده می‌شود. در این بخش برخی از الگوریتم‌هایی در تخمین خطای تایمینگ کاربرد دارد را به اختصار بررسی می‌کنیم. شکل ۳-۱ نمایش دهنده بلوک دیاگرام عمومی تصحیح کننده های تایمینگ تمام دیجیتال است.



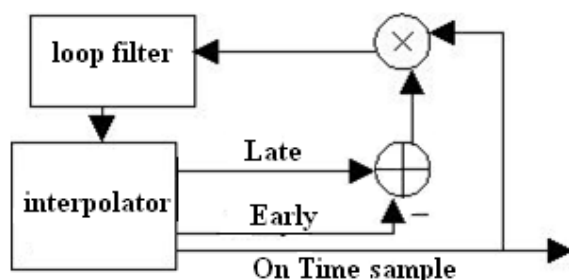
شکل ۳-۱. بلوک دیاگرام عمومی تصحیح کننده‌های تمام دیجیتال

۳-۱. الگوریتم زود-دیر^{۱۶}

این الگوریتم بازیافت تایمینگ، خطایش را با نمونه‌هایی که در مقایسه با نقطه نمونه برداری ایده آل زود یا دیر هستند، تولید می‌کند که در شکل ۳-۲ نمایش داده شده است.

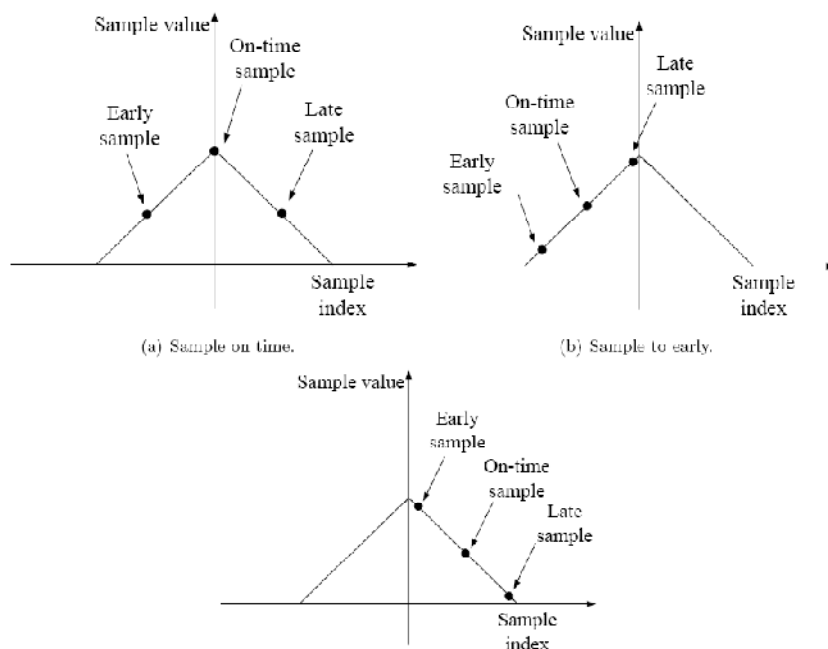
^{۱۵} Timing Error Detector

^{۱۶} Early-late



شکل ۳-۲. نمایش بلوکی تولید خطای گیت زود-دیر

تولید خطا حداقل به سه نمونه در سمبل نیاز دارد. روش تولید خطا در شکل ۳-۳ نشان داده شده است.



شکل ۳-۳. نمایش تولید خطای گیت زود-دیر

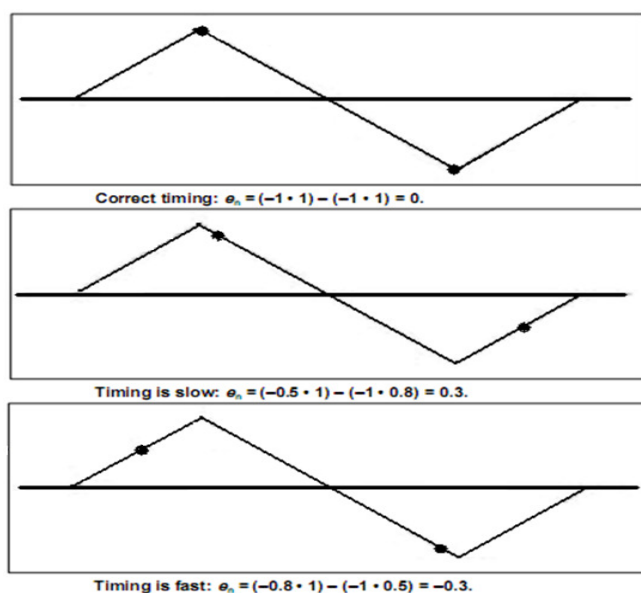
تصویر سمت چپ برای موردی است که نمونه برداری دیر انجام شده است. توجه کنید که نمونه های دیر و زود در دامنه های متفاوتی می باشند. این اختلاف در دامنه برای استنتاج کردن یک خطا در حلقه بازیافت تایمینگ استفاده می شود. زمانی که حلقه بازیافت تایمینگ همگرا گشت ، نمونه های دیر و زود در دامنه های یکسانی خواهند بود. نمونه ای که در نهایت برای پردازش استفاده می شود ، نمونه ای است که در وسط نمونه های زود و دیر قرار می گیرد. چون این الگوریتم حداقل به سه نقطه احتیاج دارد برای سیستم های با سرعت های بالا غیر ممکن می باشد.

۳-۱-۲. الگوریتم مولر و میلر

این الگوریتم تنها به یک نمونه در هر سمبل احتیاج دارد. خطای آن با رابطه زیر محاسبه می شود

$$e_n = (y_n \times \hat{y}_{n-1}) - (\hat{y}_n \times y_{n-1}) \quad (1-3)$$

که y_n نمونه سمبل جاری و y_{n-1} نمونه سمبل قبلی می باشد. خروجی تصمیم گیرنده^{۱۷} برای سمبل جاری با \hat{y}_n و سمبل قبلی با \hat{y}_{n-1} نشان داده می شود. نمونه هایی از مقدار خطای مولر و میلر برای انواع مختلف آفست های تایمینگ در شکل ۳-۴ نشان داده شده است.



شکل ۳-۴. تولید خطای مولر و میلر

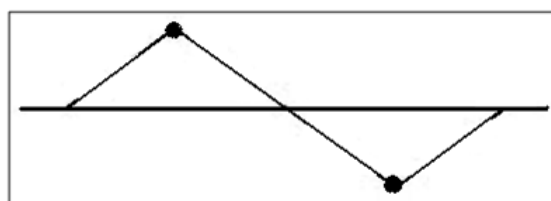
این الگوریتم به آفست حامل حساس می باشد بنابراین باید ابتدا بازیافت حامل انجام شده سپس از این الگوریتم استفاده شود.

۳-۱-۳. الگوریتم گاردنر

الگوریتم گاردنر، در بسیاری از حلقه های بازیافت تایمینگ عملی به کار گرفته می شود. این الگوریتم از دو نمونه در هر سمبل استفاده می کند اما مزیت آن این موضوع می باشد که به آفست کریر حساس نمی باشد. حلقه بازیافت تایمینگ ابتدا می تواند قفل شود و سپس بازیافت کریر انجام شود. خطای این الگوریتم به صورت زیر تعریف می شود

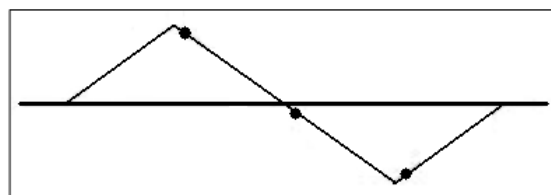
¹⁷ slicer

که فاصله بین y_n و y_{n-1} ، T ثانیه و فاصله بین y_n و $y_{n-1/2}$ ، $T/2$ می باشد. شکل‌های زیر نشان می دهد که چگونه علامت خطای گاردنر ، می تواند برای بیان اینکه آیا نمونه برداری درست (شکل ۳-۵) ، دیر (شکل ۳-۶) و یا زود (شکل ۳-۷) می باشد. توجه کنید که خطای گاردنر روی ارسال سمبل (زمانی که سمبل از مثبت به منفی یا برعکس می رود) مفید می باشد. خطای گاردنر ، زمانی که علامت سمبل جاری و قبل یکسان باشد ، نسبتاً کم می باشد. یک ویژگی دیگر این الگوریتم این مطلب است که از محیط AWGN اثر نمی پذیرد. از بین الگوریتم های بالا ، الگوریتم گاردنر به دلیل حساس نبودن به آفست کریبر و پیاده سازی ساده آن نقطه شروع مناسبی برای بازیافت تایمینگ می باشد.



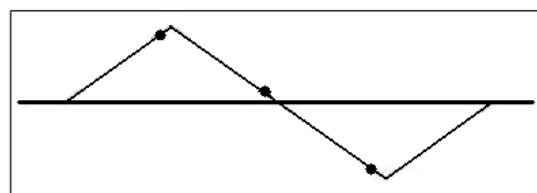
Correct timing: $e_n = (-1 - 1) \cdot 0 = 0$.

شکل ۳-۵. حالت تایمینگ صحیح در گاردنر



Timing is late: $e_n = (-0.8 - 0.8) \cdot (-0.2) = 0.32$.

شکل ۳-۶. حالت نمونه برداری دیر در گاردنر



Timing is early: $e_n = (-0.8 - 0.8) \cdot (0.2) = -0.32$.

شکل ۳-۷. حالت نمونه برداری زود در گاردنر